

2021 年、情報通信実験3

Q&A(一回目)

20210412

Q1: 白い画面に Attempting to create directory /home/ex3/19B...../perl5

-bash-4.2\$ と出ましたが完了でしょうか

A1: 正常にセットアップが完了です。

Q2: MAC での手順でうまくいかない、「ssh 接続時に WARNING: REMOTE HOST IDENTIFICATION HAS CHANGED! 」というエラーが出た

A2: 昨年度の他の実験科目で同じサーバーへの接続を行ったことがあるとのことで、接続先の SSH ホスト鍵の変更によるエラーと判断、よって、.ssh/known_hosts ファイルの該当するエントリを削除して接続を再度試してもらい、無事にセットアップが完了しました。

Q3: 今は資料のどこを参考に何をすればいいのでしょうか

A3: 一番締め切りが近い課題が 5 ページに記載している 1.A の内容になるので、この内容を提出できることを目標にしてください

Q4: ex3asm シミュレーションを動作させたところ、hit return:という表示が出たが何を入力すればいいのか

A4: シミュレーション側の出力なので、プログラム本体の入力および出力には関係なく、そのまま何かキーを押して終了して構わない

Q5: ex3_asm を実行したところ、Segmentation fault(コアダンプ)というエラーが出て実行できない

A5: コンソール上でカレントディレクトリを確認してもらったところ、自身のホームディレクトリにコピーしてない状態(/home/ex3/ex3_2013/以下)の ex3_asm を実行しようとしていたため、自身のホームディレクトリへ移動して実行するように指示しました。

Q6: モートへの接続のセットアップがうまくいかない

A6: 新しいセットアップファイルのメールが届いたとのことでしたので、古い.ssh.cad ファイルを削除するように指示してセットアップの手順を行ってもらったところ、正常にセットアップが完了しました。

Q7: winSCP の接続がうまくいかないとメッセージがありました。

A7: 画面共有してもらいました。winSCP のログインを押すと winSCP 内での鍵が古いというようなポップアップが表示されていました。そのポップアップの更新ボタンを押したところ正常につながりました。

Q8: プログラムの”ORG 10”とはなにか。アドレス 10 番目からプログラムをスタートするという意味かと思ったのですが、プログラムを書くときにどこのアドレスにどのプログラムを書くなどは指定できるのですが？

A8: ORG はそれより後ろのプログラムを配置するアドレスを指定できる構文です。今回は 0x10 からプログラムを実行するようになっているので、初めに実行される 0x10 にプログラムを配置するために書かれています。表 2.8, 表 2.9 に説明があるのでそちらを参照してみてください

Q9: サーバー接続, macOS から Linux サーバーへの接続がうまくいかないという質問

A9: 詳しく状況を確認したところ、3 番の keygen がうまくいっていないようでした。情報通信実験 4 で同じ手順をしており、WARNING: POSSIBLE DNS SPOOFING DETECTED!や WARNING: REMOTE HOST

IDENTIFICATION HAS CHANGED! というエラーが出ていたようで、対応しようとしたところで音信が途絶えてしまった。

Q10: vdc-xterm がうまくいかないという状況でした。

A10:情報通信実験 4 で同じ手順を行っていたため、vcxsrv や各種ファイルをアンインストールして再接続したところ、うまくいった。

Q11: winSCP の設定について、接続パスワードを設定するべきかという質問がありました。

A11: パスワードではなく秘密鍵を用いる設定すると、上手く行きました。

Q12: /asm/と/verilog/のコピーがうまくいかない

A12: 該当ファイルを間違えてないかを確認していただいたところ、間違えてないようでした。次に、ex3work の読み書き権限の問題の可能性を確認するため、

chmod 777 ex3work を実行してもらったところ、うまくいったようでした。

Q13: 課題 1.A の演算は符号ありという認識で大丈夫かという質問が来ました。

A13: 資料を確認したところ 16bit 符号なしという話だったのでその件を伝えました。

Q14: asm を動かしたところ結果がうまく出ていないようで、

A14:大きく分けて

1. ORG 10 を記述していなかった

2.DEC K -16 のマイナスが全角になっていたため、プログラムがうまくループしなかったといった問題がありました。

1 番に関しては、記入するように注意をしました。

2 番に関しては、ステップ実行を用いて問題発見できた。

Q15:vdc-xterm は問題ないですが、WinSCP の接続がうまくいかない

A15:WinSCP の接続はパスワードではなくて、秘密鍵での SSH 設定が必要です。以下の流れで、WinSCP → 編集(Edit) → 設定(Advanced) → SSH → (認証)Authentication → 秘密鍵(Private key file)を ¥C:¥Users¥yourusername¥.ssh¥vdc_id_rsa.ppk を選んで、Save して、新たな画面が出たら、Yes と答え、接続できる

Q&A(二回目)

20210915

Q16:P.14 の乗算プログラムについて、スタート位置がよくわからない、ORG 10 が決めているのか？

A16:正しくコンパイルされているなら ORG 10 から下に順に実行されている。

Q17: Win SCP でサーバが鍵を拒否しました、と表示され、WinSCP の接続ができなくなり、vdc-xterm.bat も起動しなくなったという質問を頂きました。前回から特別な操作等を行ったかを確認しましたが、特に何も行ってないようでした。

A17: 対応していたところ、鍵等のファイルを一度削除して再接続を試みたところうまくいったという連絡を頂きました。

実験開始後一週間ぐらいが過ぎたら、このような状況になった場合は鍵等のファイル削除に加えて先生に状況を説明し、メール再発行の手続きを踏んだ方が良いでしょう。

Q18: プログラムは linux サーバー内で記述するのか、アセンブリ言語を自分のパソコンに導入してそれをサーバーに持っていくのか、実験の流れがよくわからないという質問をいただきました。

A18: サーバー以外の環境での動作保証ができないため、Linux サーバー内でプログラムを記述し、動作させる。

Q19: 昨日 WinSCP で計算機室のパソコンにアクセスできていたのですが、今やってみたらできなくなりました。

A19: 設定を確認し、WinSCP→Edit→Advanced→SSH→Authentication→Private key file を `¥.ssh¥vdc_id_rsa.ppk` を選んで、それから、Save して、新たな画面が出たら、Yes で、接続できた。

Q20: A-B をした際にその結果が負であることの判定というのは可能なのでしょうか？

A20: SNA や SPA 命令を使って判定可能、符号ありの場合、E メモリレジスタに桁上りが保存されるので SZE を使うと助言。

(補足)A また B を 16 ビット符号なしとした場合には、すべての結果を SNA や SPA で判定できないため、実装を工夫する必要がある

Q21:プログラム中の総命令数を書くところで、ORG 10 や XL, DEC 10などは命令に含めますか？

A21:HEX,DEC,CHR,SYM,ORG,END,I は命令ではなく予約語なので含めない。

Q&A(三回目)

20210419

Q22: 課題1. A、3 番目、n の意味が分からない

「データ n の 16 進数表記(1~4 桁)の ASCII 文字列を、n の 10 進表記の ASCII 文字列に変換する

・ 入力・出力の ASCII 文字列及びこれらの文字数をメモリに格納する

・ 入力文字列中に 16 進数表記として無効な ASCII 文字を含む場合や、n が符号なし 16 ビット整数として表現できない場合、「ERROR」を出力文字列に格納する」

A22: 例として、n は 1 桁の“A”とする場合、その ASCII 文字列は「65」(10 進)ですが、これを入力として、メモリに格納する。“A”の 10 進表記「10」の ASCII 文字列として、その 1 は「49」(10 進)、0 は「48」(10 進)ですので、2 桁になりますが、出力としてメモリに格納する。

Q23-1:課題 1.A(3)について質問です。「入力・出力の ASCII 文字列及びこれらの文字数をメモリに格納する」で求められていることが、入力・出力の ASCII 文字列を CHR 型として格納するという意味なのかそれとも入力は HEX 型で、出力は DEC 型で格納するという意味なのか分からない。

Q23-2:課題 1.A の 3 番についての質問です。n が与えられて、それを ascii 文字列として解釈し、それが 16 進数の文字列になっているので、それを 10 進数に変換してそれを出力するということでしょうか。

A22: 例えば $n[0]=65(A)$, $n[1]=66(B)$ だった場合、AB を 16 進数とみて、10 進数で表すと 171 になるので、 $out[0]=49(1)$, $out[1]=55(7)$, $out[2]=49(1)$ のように出力すればよい。

Q23-3: 課題 1a の 3 番について、データ n の 16 進数表記(1~4 桁)の ASCII 文字列を、n の 10 進表記の ASCII

文字列に変換する

とは、

A6B → 2667 について

入力: 3(桁), A,6,B

出力: 4(桁), 2,6,6,6

ということなのか、

入力: 3(桁), 65, 54, 66

出力: 4(桁), 50, 54, 54, 55

ということのどちらなのかわからなかったので教えてください。

A23-3:ユーザーからの入力を受け付ける場合には、ASCII 文字列を入出力として想定するので、A6B と入力をすれば、2667 と画面に出力するのが正しいです。

入出力をメモリに格納する場合は、例えば、CHR A と DEC 65 では、どちらも同じ値がメモリに格納されるので等価な記述方法になります。

このように、どのような実装にするかによりますが、入出力としてメモリやレジスタには、ASCII でエンコードした値が格納されていることが共通点となります。

Q23-4: 課題 1.A の 3 の意図について、意図として

ORG 10

LDA I

STA 0

HLT

I,HEX A5C

O,DEC 0

END

たとえば、こんな物でもいいということですかという質問

A23-4:

以上の例では、16 進数 A(I, HEX A) を入力として、10 進数の文字列に変換後、「0, DEC 0」メモリに保存すると旨は正しいですが、入力が一桁以上の場合、例えば 4 桁の入力に対して 4 つメモリ空間が必要。出力も以上の例で言うと 10 進数の 15 になり、二桁なので、二つメモリ空間が必要と要注意。ところで、入力と出力とも、CHR でもよい。例えば CHR A -> CHR 1, CHR 5。

Q23-5: 課題 1.A の 3 について、データ n の 16 進数表記の文字列とはどう言ったものかという質問。

A23-5: 例として、例えば、

In1, HEX 41//'A'

In2, HEX 35//'5'

In3, HEX 42//'B'

In4, HEX 0

のような形になる旨と伝えました。

Q23-6: 課題 1.A の 3 について曖昧にしか理解できていないのだが、どのような動作が求められているのか、具体例を教えてくださいという質問

A23-6: データ n の 16 進表記の ASCII 文字列とは、例えば n=0xC0DE だとすると、入力データは、一例として

In1, DEC 67

In2, DEC 48

In3, DEC 68

In4, DEC 69

のような形になります。(自分が扱いやすい形なら、この形でなくても良いです)

こういった入力を受け取った場合、

0xC0DE は十進数で 49374 なので、

十進数で 52 57 51 55 52(16 進数で 0x34 0x39 0x33 0x37 0x34)を入れやすい形で出力先に保存してくださいという動作例を伝えました。

Q24:「課題 1. A の 4. 素数計算についてです。整数 N の入力は 10 進数で行うのでしょうか。入力は ASCII コードで行われると思うのですが、その時に 10 進数で判定するか 16 進数で判定するか?

A24:整数 N を '10000' だとする場合、「DEC 10000」をプログラムの最後の所で書く。

A25:「剰余算では、 $A/B = P*B+Q$ において、 $A=0$ であるとき、 $0/B = 0*B + 0$ とし、 $B=0$ であるときは $A/0 = 0*0 + A$ というようにする認識であっていますか。それとも、どちらかが 0 のときは計算を停止したほうが良いですか」

Q25: $B=0$ であるとき計算を停止させる。

Q26: 課題3について質問です。入力に与えられるアルファベットは大文字であることを仮定しても良いですか？小文字の a,b などが入力されたときはエラーとして扱ってもいいかということですか？

A26: 細かな仕様は課題に指定していません。自分の判断で仕様を決めてよろしいけれど、どのように作ったのか明記するようにしてください。大小文字の対応や、5 桁以上の入力時に Error を出すとか厳密な仕様を採用する場合、プログラムが複雑になるので、採点時には配慮をするところがあります。

Q27、総命令数/実行命令ステップ数の調べ方が分からない

A27-1、総命令数の数え方について、例:

```
./ex3_cpu test1.asm
-> r
-> Return
hit return :
例:
-----
// data
X: 0022 [0028]: ( 40: '(') // X = -70 --> X:init
Y: 0023 [0000]: ( 0: 0) // Y = 111 --> Y:init
P: 0024 [0014]: ( 20: 20) // (init : 0) P = X * Y : result
```

データメモリ最初の番地 22 から 10(ORG の番地)を引く、16 進数 $12=18$ (十進数)、命令数は 18 です。もう一つの数え方として、
cd /ex3_2013/Verilog/ → 例えば、test1.mem を見る。

@010 番地からプログラムが初めて、// data まで、例えば test1 の場合、@021 がプログラム領域最後の番地です。総命令数は、16 進で $21-9=12$ で、10 進数では 18 です。

```
@010 7400 ///LO: 0010 [7400]: CLE // E <- 0
@011 2023 /// 0011 [2023]: LDA 023 ( Y) // AC <- M[Y]
@012 7004 /// 0012 [7004]: SZA // (AC == 0) ? skip next
@013 4015 /// 0013 [4015]: BUN 015 (LY) // goto LY
@014 7001 /// 0014 [7001]: HLT
// M[Y] >>= 1
@015 7080 ///LY: 0015 [7080]: CIR // {AC[15:0], E} <- {E, AC[15:0]}
@016 3023 /// 0016 [3023]: STA 023 ( Y) // M[Y] <- AC
@017 7002 /// 0017 [7002]: SZE // (E == 0) ? skip next
@018 401d /// 0018 [401d]: BUN 01d (LP) // goto LP
// M[X] <<= 1
@019 2022 ///LX: 0019 [2022]: LDA 022 ( X) // AC <- M[X]
@01a 7040 /// 001a [7040]: CIL // {E, AC[15:0]} <- {AC[15:0], E}
@01b 3022 /// 001b [3022]: STA 022 ( X) // M[X] <- AC
@01c 4010 /// 001c [4010]: BUN 010 (LO) // goto LO
// M[P] += M[X]
@01d 2022 ///LP: 001d [2022]: LDA 022 ( X) // AC <- M[X]
@01e 1024 /// 001e [1024]: ADD 024 ( P) // AC <- AC + M[P]
```

```

@01f 3024    /// 001f [3024]: STA 024 (P)    // M[P] <- AC
@020 7400    /// 0020 [7400]: CLE          // E <- 0
@021 4019    /// 0021 [4019]: BUN 019 (LX)  // goto LX
// data
@022 000a    /// X: 0022 [000a]: ( 10: 10) // X = -70 --> X:init
@023 0002    /// Y: 0023 [0002]: ( 2: 2)  // Y = 111 --> Y:init
@024 0000    /// P: 0024 [0000]: ( 0: 0)  // (init : 0) P = X * Y : result

```

A27-2:ステップ数の数え方: ./ex3_cpu test1.asm 実行後 EX3-DBG>で”l”を打ちます。一列目で表示する最後の数値、以下の例では、ステップ数は 32 です。

```

[ 30] S(1),R(0),IO(0:0:0|0:0|3:0), AC(0000),E(0),PC(012): 0011 [2023]: LDA 023 (Y) //
AC <- M[Y]
[ 31] S(1),R(0),IO(0:0:0|0:0|3:0), AC(0000),E(0),PC(014): 0012 [7004]: SZA //
(AC == 0) ? skip next
[ 32] S(0),R(0),IO(0:0:0|0:0|3:0), AC(0000),E(0),PC(015): 0014 [7001]: HLT
----- TERMINAL VIEWER -----

```

Q28: 複数人: プログラムのソースコードはレポートとは別に提出する必要があるのか(.asm を提出する必要があるか)

A28: 別に提出する必要はないです。レポート内で示してください。

Q29: 複数人: 16 進 → 10 進変換の問題。例えば 16 進数の 'A6B' を 10 進数の '2667' に変換することを考える時に、入力: 3(桁), 65, 54, 66 (それぞれの ASCII) 出力: 4(桁), 50, 54, 54, 55 (それぞれの ASCII) というような処理をするという解釈で大丈夫か?

A29: はい、その解釈で大丈夫です。

Q30: 複数人: これらの出力は格納するだけでよいか

A30: 書いてある指示に従ってください(格納するようこと書いてあれば格納してくださいと返信)

Q31: test_io1 を実行すると、入力した文字が二度表示され、ctrl-d を入力すると終了しますが、入力した文字が 1 度表示される理由はわかるのですが、二度表示される理由を知りたいです。

A31: 1 つめはシミュレータが入力を返しているだけです。2 つめがプログラムの出力です。

Q32: ソースコードをどこにいれますか?

A32: レポートの中にソースコードを全部書き入れてください。

Q&A(四回目)

20210422

Q33: 複数人: 1.A.3 と 1.A.4 はシリアル入力ではなく、入力はコード内に埋め込むのでしょうか。入出力処理を既に実装してしまっているのですが、問題ないでしょうか。

A33: (佐藤先生より)「自分で仕様を決めて作成したのであれば、その説明をレポートに書いていけばキーボードからの入力や画面への出力を行うように作成してあっても問題はない。ただし、計算部分が問題文のとおり動作することは最低限必要である」

Q34: 課題 1~4 は入出力処理は書かないでメモリにデータがあるという前提でコードを書くということであってますか?

A34: 佐藤先生の説明ではメモリにデータがある前提での実装ということでした。

Q35: CHR の使い方なのですが、CHR A と HEX 41 はおなじ数値になりますか?

A35: どちらの表記も等価な値がメモリに格納されます。

Q36: Q20 の「A-B をした際にその結果か負であることの判定」に、SNA や SPA 命令を利用することでしたが、今回は符号なし整数を仮定しているので、この方法は利用できないのではないのでしょうか？

A36: おっしゃる通り、符号なし 16 ビットを入力とした場合には結果として SNA や SPA では判定できない値となってしまう可能性があるため、実装を工夫する必要があります。

Q37: 数・配列はすべてメモリに格納とありますが、出力が正しくされていれば入力のメモリの値が変更されていても大丈夫ですか？

A37: 入力のメモリ領域に上書きする形でも大丈夫です。ただし、その旨をレポートで説明するようにしてください。

Q38: 課題 3 は符号あり 16bit 整数として、四桁の 16 進数を受け取り、それがマイナスの場合はエラーを出すということでしょうか？

A38: 課題 1.A の表の一番上の部分に、すべて 16 ビット符号なし整数とすると書いているので、16 ビット符号なしを入力として大丈夫です

Q39: プログラムのどこかに1つでも変数を「符号あり整数」として扱っているところがあれば、今回の課題 1-A では、そのプログラムは不正解ということでしょうか？

A39: 16 ビット符号なしとみなす部分は入出力のみで構いません

Q40: 符号なし整数で引き算を行うことはできないと思うのですが、E を符号の桁として扱えばよいのでしょうか

A40: はい、おっしゃるようにして実装を工夫する必要があります

Q41: レポート提出の注意点及び提出するファイル名について

A41: 一つの PDF ファイルに纏めること、ソースコードをレポートに全文記入すること、その際分割する、説明をつけるなどなるべくわかりやすくする。提出するファイル名は特に指定はないが氏名、学籍番号、講義名前、どの課題のレポートかがファイル名及びレポート冒頭に記入する。

Q42: データレジスタに値を保存する方法はあるのかという質問

A42: DR は計算に使う値を一時的に保存するレジスタなのでそういった命令はなく、メモリのように無理やり使用するの是非推奨である旨を伝えました。

Q&A(五回目)

20210426

Q43: vdc-xterm.bat を実行すると wait for a moment が表示されたままになってしまい、進まなくなってしまった。

A43: もう一度 vdc-xterm.bat を実行し直しなおすとつながる可能性が高いです

Q44: プログラム内の変数名に数字をいれるのは大丈夫か

A44: 数字は使っても良いが、頭文字に数字を使うのは避けるべきだと思います

Q45: ラベル名の長さに 3 文字以下といった制限はあるか

A45: 特にありません

Q46: 算術シフトと論理シフトのどちらでも、左シフトでその数値が 2 倍になることには変わりはないか

A46:負数を左シフトすると、その結果に差が生じることがあります

Q&A (六回目)

20210429

Q47:レポートの表紙は必要ですか？

A47:レポートの表紙は必要です。レポート課題名、自分の名前、学籍番号を明記してください

Q48:P28 の準備作業はどこでやるのか

A48:Linux 環境の、1.5 計算機環境でコピーした~/ex3work/verilog/ ティレクトリの下で行ってください。

Q49:Verilog シミュレーションの実行の流れがよくわかりません

A49:大まかに、

- 1.asm 側で./ex3_asm プログラム名.asm を実行 (実行結果とともにシミュレーションで必要になるファイルも~/ex3work/verilog/ に出力されます。)
 - 2.def_ex3.v を編集し、プログラム名を PROGRAM_NAME に反映、そのほかの設定(出力マクロ、シミュレーション終了条件)も必要なら行う
 3. ./make_fpga_ex3 を実行する(コンパイル)
 4. ./run_fpga_ex3 を実行する(シミュレーターの実行)
- という手順になります。

Q50:Verilog シミュレーションのログはどうやって保存するのか

A50: ./run_fpga_ex3 でシミュレーションを実行すると、自動的に fpga_ex3.log にログが保存されます。

Q51:Verilog シミュレーションログファイルで、実行サイクル数、実行命令数はどのように確認するのか

A51:次のようなログが表示されている時、

```
72700 [ 120 insns, 571 clks]
```

```
SC(0),S(0),R(0),IO(0:0000:0|0:00|3:00),AR(015),DR(0000),AC(0000),E(0),PC(015),IR(7001:
```

```
HLT    )
```

120 insns と言うのは実行した命令数が 120 であることを、571 clks と言うのは実行サイクル数が 571 であることを表しています。

log 出力のフォーマットは test_fpga_ex3.v の 194 行目付近にある \$display によって定まっており、必要なら編集しても構いません。 →資料 p29

Q&A (七回目)

20210506

Q52. 課題 1.BVerilog シミュレーションレポートの(1)について、「4 つの課題プログラム」とは課題 1.A の「倍精度乗算」、「剰余算」、「16 進→10 進変換」、「素数計算」のプログラムを指しているか？

A52. はい、そのとおりです

Q53. Verilog シミュレーションレポートの 1 では、プログラムごとに考察が必要なのか？

A53. 読みやすさの面から、考察はプログラムごとにわけて書いたほうがよいです

Q54. シミュレーションについて、表 4.7 の 2 段目(prog1 を別名に変更)をしないとシミュレーションできませんか。

A54. はい、自分の実行したいプログラム名に変更しなければできません。(追記: prog1 というプログラム名を使いまわしたり、ファイル名を一々変えずに済むように verilog ファイルを改造するのはおすすりません)

Q55. ./simv をやると毎回 cannot openfile とでてる

A55. def_ex3.v 中の”prog1”を変更する必要があります、詳しくは p.30 の表 4.7 を参照してください

Q56. Verilog 記述解析レポート 1.のとつかりがわからない

A56. def_ex3.v の最初辺りに定義されている PROGRAM_ENTRY_POINT 16'h0010 がどう使われているかを調べていくとよいと思います。他の verilog ファイルの内容を調べてみてください。

Q57. 終了時のサイクル数等の見方がわからない

A57. p.24 の表 3.3 にある_M_ラベルを使うと良いと思います。例えば、HLT の前に”_M_, HLT”とラベルをつけることでシミュレーションでも終了時の内部状態が見れるはずで。

Q&A (八回目)

20210510

Q58. 関連レジスタ、バス、制御信号等の Verilog コードはどこを見ればいいんでしょうか？

A58. テキストの第 4 章 4.1 に各ソースコードファイルについての記述があります

Q59. A?B:C?D:E という記述はどういう意味ですか？

A59. 三項演算子が入れ子になっている記述です。評価する順番をわかりやすく記述すると、A?B:(C?D:E)のようになります。

Q60. verilog の cpu_moldule.v プログラム内にある R0 は何を意味していますか？

A60. verilog モジュールのインスタンス化するときの名前です。

Q61.シミュレーション時間を確認するには、どうすればいいですか？

A61. fpga_ex3.log の末尾を確認します。

```
$finish at simulation time          75000
```

```
      V C S  S i m u l a t i o n  R e p o r t
```

```
Time: 75000
```

```
CPU Time:    0.520 seconds;    Data structure size:  0.1Mb
```

と表示されている場合、simulation 時間は 75000 です。CPU Time は 0.520 となっており、こちらもシミュレーションに要した時間です。少なくともどちらかをレポートに記述してください。

Q62. シミュレーションされるアセンブリプログラムを差し替える際は ex3work/asm のプログラムを差し替えれば良いのでしょうか？

A62.プログラムを差し替える際は ex3work/asm で差し替えたいプログラムのシミュレーションを一度実行した上で、ex3work/Verilog の def_ec3.v にある PROGRAM NAME の define 文を編集する必要があります。

実験3の仕様ですが、なぜ、差し替えたいプログラムについて、もう一度アセンブリシミュレーションが必要かというと、ex3work/asm でのシミュレーションにより、アセンブルレベルの検証だけではなく、自動的に ex3work/Verilog の下で verilog 用のファイルも生成されるからです。

Q&A (九回目)

20210513

Q63. insn とは何かの略なのでしょうか？

A63. instruction の略で、命令数を表しています

Q64. cpu_ex3.v の 89 行目にある{4'b0,ar}のような数は、連結を表しているのですか？

A64. そのとおりで、ここでは 4'b0 のあとに ar が連結されます(表 4.14 にまとめられています)

Q65.

(cpu_module.v 内)

```
always @ (posedge clk) prev_din2 <= din2;
```

```
assign dout = ~prev_din2 & din2;
```

という記述では、常に dout=0 となってしまうのではないのでしょうか

A65.

```
always @ (posedge clk) prev_din2 <= din2;
```

ではクロックが立ち上がるまで prev_din2 に din2 の値が代入されないので、din2 が 0 から 1 に変わった瞬間(クロックが立ち上がるまでの間)は dout=1 となります。

Q66. 表 4.7 のマクロ定義無効化は何に使うのでしょうか

A66. 自分の見たい出力を取り出すことができるので、デバック等に使うと便利だと思います。

Q67. 実行サイクル数は HLT 命令の clks ですか？

A67. そうです、最後に実行された命令のサイクル数がプログラム全体でかかったサイクル数です、そのclk数を参照してください。

Q68. 最初のレポートの未完成部分を 2 番目のレポートと一緒に提出できますか？

A68. できます、但し提出が遅れた場合は減点します。

Q69. 「16800 (cpu_state:2)...」のような形式はプログラムサイクル数としてカウントされませんか？

A69. はい、このような出力は、メインプログラムとは 関係ありません。

Q&A (十回目)

20210517

Q70. 自分で制作した「16→10 進変換プログラム」のシミュレーション(./simv)を実行すると、「pc(0ec) > max_data_addr + 1(000000eb) !!! program is out of control....」と出てきて、途中で計算が終了してしまうのですが、この場合どのようにすれば良いのでしょうか

A70. このエラーですが、プログラム内での PC 値が未定義領域に飛ぶために起きる挙動です。

通常そのようなエラーは起きづらいので、どこかで参照先を間違える・HLT で終了していないなどのバグがあるのかもしれませんが。

asm の方で正しく最後まで実行できているとのことですが、今一度./asm_ex3 を一行ずつ実行するなどして PC 値の確認をしてみてください。

Q71. 課題 2 のレポートにはプログラムの説明と出力結果を 4 つほど報告すればよろしいのでしょうか

A71. レポートではどういったことをやった・やりたかった・工夫したなどを示しながら説明していただけたらと思います。そのために必要な例や結果は必要に応じて示してください

Q72. simv を実行し、simv の終了を待たずに xterm/xquartz を閉じてしまった。問題はないか。

A72. 再接続して「4.2.4 simv 実行の注意点」の「ps -aux | grep simv」を実行してみてください。そこで「grep --color=auto simv」以外の自分の simv プロセスが動いてなければ特に問題ないと思います。動いていた場合、「kill -9 <プロセス番号>」してください。

Q73. 実験計画書の「対象のプログラムに関する課題設定」について、どのくらい具体的に記述すれば良いのでしょうか？

A73. はっきりとした基準があるものではありませんが、目標とする動作や仕様が明示されていることと、それをどうやって成し遂げようとしているのかの見通し(スケジュールや作業量)という 2 点が書かれていることが必要だと思ってください。

Q74. 5/20 以降に実験計画を変えなくなった場合、実験計画書の内容をどこまで変えても良いのでしょうか？(対象のプログラム変更は良いが、課題設定変更はできないなど)

A74. 内容を変えることも含めて自分で判断して構いませんが、その場合はなぜ変える必要があったのかをレポートで説明するようにしてください。評価は、計画書とレポートの両方を使って行われます。たとえば全体を根本的に変えると計画書を作成している意味がありませんから、計画書を作成する段階で熟慮すべきです。

Q75. 実験計画書には、何を記入すれば良いのでしょうか。

A75. 実験計画書には、実験の目的、具体的な内容の予定、実験・実装のスケジュールなどを記入してください。形式は自由なので他にも必要だと思われることがある場合は記述して構いません。

Q&A (十一回目)

20210520

Q76. 暗号化のアルゴリズムを EX3 で実装したい場合、復号も同時に実装する必要あるのでしょうか？

A76. 暗号化だけでもいいですが、たまたし、復号があれば、成功しているかどうかの判断が容易になり便利です。要は暗号化成功したかどうか確認できればいいです。

Q77. 命令セットを拡張したいと思った場合、ex3_asm_def.h に変更を加えればよいのでしょうか。

A77. いいえ、それだけは無理。verilog 命令と関連する部分を変更しないと命令の追加ができない。変更前のバックアップなどは必ずとるようにして下さい。

Q78. 計画書の形式をもう一度説明していただけませんか？なお、個人課題なんですが、スケジュールのことをよくわかりません。

A78. 計画書の形式は自由ですが、実装の仕様、動作、そして、実装のスケジュールをなるべく詳しく計画書に書いてください。勿論、お名前や学籍番号も明記してください。スケジュールについては、計画する時、いつまで何を完成するの見通しは重要だと思います。もちろん想定外の場合もありますが、その時の対応策(逃げ道)なども考えておいた方がいいと思います。それが無いと、むやみに進むことになり、できるかどうかは不明のままです。以上の理由で個人課題でもスケジュールが必要です。

Q79. 実験のスケジュールにはもう過ぎてしまった日の分も書いた方がいいですか？

A79. 実装スケジュールは前回(5/17)や今回(5/20)から書いて問題ありません、ただし、その場合、前回から今日(17時)まで、記入するのは実装の実績になります。予定ではないので、ご注意ください。